



**INNOWACYJNA GOSPODARKA**  
NARODOWA STRATEGIA SPÓJNOŚCI

**UNIA EUROPEJSKA**  
EUROPEJSKI FUNDUSZ  
ROZWOJU REGIONALNEGO



*Projekt współfinansowany ze środków Unii Europejskiej w ramach Europejskiego Funduszu Rozwoju Regionalnego  
Inżynieria Internetu Przyszłości nr POIG 01.01.02-00-045/09-00*

Załącznik I do siwz

## CZĘŚĆ I ZAMÓWIENIA

Dostawa serwera dwuprocessorowego opartego o procesory 6-rdzeniowe ze wsparciem dla architektury NUMA – **SZTUK 2 (dwa)**  
– **CPV 48821000-9 (Serwery sieciowe)**,

Wymienione niżej komponenty składowe serwera:

- procesor
- chipsety interfejsów sieciowych
- chipsety kontrolerów dysków twardej

lub cała płyta główna wraz z procesorami muszą zapewniać zgodność z platformami wirtualizacji Microsoft Windows Hyper-V oraz VMware ESX/ESXi 3.X i 4.X.

Wymagana jest obecność tych komponentów na liście HCL (Hardware Compatibility List) producenta oprogramowania platform wirtualizacyjnych lub oświadczenie producenta sprzętu o zgodności komponentów z w/w platformami wirtualizacyjnymi.

### 1. Obudowa serwerowa

- Typu Tower z możliwością konwersji do rack 19" o wysokości maks 6U
- Redundantne zasilacze o mocy nie mniej niż 550 WAT każdy
- Z możliwością obsadzenia, co najmniej 8 dysków HDD 3,5" każdy typu S-ATA/SAS oraz dwóch urządzeń o szerokości 5,25"
- Co najmniej 2 dodatkowe wentylatory do chłodzenia komponentów wewnątrz serwera w tym, co najmniej jeden dla chłodzenia dysków twardej

### 2. Płyta główna

- Obsługująca dwa fizyczne procesory
- Nie mniej niż 18 slotów na pamięci RAM DDR 3 w postaci, co najmniej 6 kanałów pamięci (z obsługą mirrorowania kanałów pamięci) oraz obsługą pamięci w trybie NUMA. Płyta musi zapewnić obsługę do 192 GB pamięci Registered ECC RAM
- Obsługa minimum 6 dysków twardej standardu S-ATA (1,5 i 3 Gbit/s) w trybie RAID 0/1/10
- Obsługa nie mniej niż 3 slotów PCI-Express gen 2.0 w tym minimum dwa (8\* elektrycznie, \*16 mechanicznie), minimum jeden (\*4 elektrycznie, \*8 mechanicznie), kolejne o dowolnych parametrach mechanicznych i elektrycznych. Wszystkie muszą zapewnić obsługę kart pełnej długości, pełnej wysokości



**Politechnika Gdańska**  
**Wydział Elektroniki,**  
**Telekomunikacji i Informatyki**  
ul. G. Narutowicza 11/12  
80-233 GDANSK

Koordynator projektu:  
+48 58 22 23,  
Faks: +48 58 347 19 65  
www.iip.net.pl, e-mail:  
jowoz@eti.pg.gda.pl





**Projekt współfinansowany ze środków Unii Europejskiej w ramach Europejskiego Funduszu Rozwoju Regionalnego  
Inżynieria Internetu Przyszłości nr POIG 01.01.02-00-045/09-00**

- Zintegrowane, co najmniej 2 interfejsy standardu Ethernet 1 Gbit/s (ze złączem miedzianym RJ-45) ze wsparciem dla technologii wirtualizacji
- Zintegrowana karta graficzna z pamięcią min 8 MB
- Zintegrowany moduł zdalnego zarządzania z obsługą Keyboard/Video/Mouse Redirection (KVMR) (obsługa IPMI 2.0, Serial over LAN, KVM over LAN) z własnym złączem Ethernet RJ-45
- Możliwość instalacji modułu TPM

**3. Zainstalowane 2 (Dwa) procesory**

- 6 rdzeniowe, osiągające w teście SPECint\_base2006 wartość nie niższą niż 34,2 jednostki. Testy dostępne na stronie <http://www.spec.org>.
- O architekturze x86/x64,
- Z technologią sprzętowego wsparcia wirtualizacji,
- Z pamięcią cache L3 min 12 MB

**4. Dyski twarde (w sumie 6 sztuk)**

- 6 dysków twardech 3,5" S-ATA II o pojemności co najmniej 1 TB każdy i prędkości obrotowej min 7 200 obr/min, wyposażone w pamięć cache o wielkości co najmniej 32 MB, niezawodności wg producenta co najmniej 1 000 000 MTFB

**5. Pamięć RAM DDR 3 typu ECC (sumie 72 GB RAM)**

- 18 kości typu DDR 3 po 4 GB każda typu ECC (1333 MHz) lub szybszych

**6. Napęd optyczny DVD+/-RW**

**7. Szyny instalacyjne do szafy rack 19"**

**8. Dwu-portowa karta sieciowa Gigabit Ethernet ze sprzętowym wsparciem protokołów iSCSI oraz IPv6 – 1 (jedna) sztuka,**

- 2 porty iSCSI Ethernet 1 GBit/s każdy (miedziane ze złączem RJ-45)
- Magistrala PCI Express
- Ze wsparciem dla systemów Microsoft Windows 2008 R2, VMware ESX/ESXi 3.5.x, 4.x oraz Citrix XenServer 4.x, 5.x

**9. Cztero-portowa karta sieciowa Gigabit Ethernet oparta na chipsecie Intel 82576 lub nowszym ze złączem 4\*RJ-45 – 1 (jedna sztuka),**

- Obsługa Intel Virtualization technology for Connectivity
- Obsługa VMDq – Virtual Machine Device queues
- Obsługa INTEL I/O Acceleration Technology
- Obsługa iSCSI boot
- Magistrala PCI-Express Gen 2





**INNOWACYJNA GOSPODARKA**  
NARODOWA STRATEGIA SPÓJNOŚCI

**UNIA EUROPEJSKA**  
EUROPEJSKI FUNDUSZ  
ROZWOJU REGIONALNEGO



**Projekt współfinansowany ze środków Unii Europejskiej w ramach Europejskiego Funduszu Rozwoju Regionalnego  
Inżynieria Internetu Przyszłości nr POIG 01.01.02-00-045/09-00**

- Obsługa RSS (ang. Receive Side Scalling)
- Obsługa mechanizmów Offloading (IP/IPv6/TCP)
- Obsługa IPsec Offloading
- Obsługa VLAN
- Obsługa PXE
- Obsługa Wake-On-Lan
- Ze wsparciem dla systemów Microsoft Windows 2008 R2, VMware® ESX/ESXi 3.5.x,

**10. BIOS musi zapewniać konfigurację następujących funkcjonalności:**

- Włączenie/wyłączenie wsparcia wirtualizacji sprzętowej
- Włączenie/wyłączenie Execute-Disable Bit Capability lub jego odpowiednika
- Włączenie/wyłączenie mechanizmu Multi-Threading lub jego odpowiednika
- Włączanie/wyłączanie rdzeni procesora
- Włączenie/wyłączanie mechanizmu INTEL I/O AT lub jego odpowiednika
- Włączenie/wyłączanie mechanizmu DCA (Direct Cache Access) Technology dla współpracy z mechanizmem TOE interfejsów sieciowych lub jego odpowiednika
- Włączenie/wyłączanie mechanizmu Intel Single Root I/O Virtualization dla zwiększania wydajności mechanizmów wirtualizacji lub jego odpowiednika
- Włączenie/wyłączanie mechanizmu NUMA dla konfiguracji pamięci
- Włączenie/wyłączanie licznika wysokiej dokładności - High Performance Event Timer - HPET

Element	Ilość sztuk
Serwer	2
2 portowy kontroler iSCSI	2
4 portowa karta sieciowa Gigabit ethernet	2
Szyny do instalacji w szafie rack 19"	2



**Politechnika Gdańska**  
**Wydział Elektroniki,**  
**Telekomunikacji i Informatyki**  
ul. G. Narutowicza 11/12  
80-233 GDĄNSK

Koordynator projektu:  
+48 58 22 23,  
Faks: +48 58 347 19 65  
www.iip.net.pl, e-mail:  
jowoz@eti.pg.gda.pl

